

NOISE FILTER

Patent Number: JP2001185423
Publication date: 2001-07-06
Inventor(s): ATOMACHI YUKISATO; SAKAKURA MITSUO
Applicant(s): TOKO INC
Requested Patent: JP2001185423
Application Number: JP19990369340 19991227
Priority Number(s):
IPC Classification: H01F27/00; H01F1/34; H01F17/00; H01L27/04; H01L21/822; H03H7/075
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To provide a noise filter which has overcome the problem that since a noise filter is constructed with resistors and capacitors, when the impedance is increased to remove noise, the signal is deteriorated, and when the impedance is set so as not to deteriorate the signal, the noise is not removed sufficiently.
SOLUTION: This noise filter comprises inductances inserted between respective signal ends and signal lines of a semiconductor device and capacitors connected between respective inductances and the earth. The inductance is made up of a magnetic material in which a portion of cobalt of cobalt-barium- strontium ferrite is replaced by copper and a conductor pattern formed on the magnetic material. With this arrangement, it is possible to enhance the noise removal capability without deteriorating the signal.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-185423

(P2001-185423A)

(43) 公開日 平成13年7月6日(2001.7.6)

(51) Int.Cl. ⁷	識別記号	F I	テームコード*(参考)
H 0 1 F 27/00		H 0 1 F 1/34	D 5 E 0 4 1
	1/34		B 5 E 0 7 0
	17/00	H 0 3 H 7/075	A 5 F 0 3 8
H 0 1 L 27/04		H 0 1 F 15/00	D 5 J 0 2 4
	21/822	H 0 1 L 27/04	L

審査請求 未請求 請求項の数 7 O L (全 6 頁) 最終頁に続く

(21) 出願番号 特願平11-369340

(22) 出願日 平成11年12月27日(1999.12.27)

(71) 出願人 000003089

東光株式会社

東京都大田区東雪谷2丁目1番17号

(72) 発明者 後町 幸里

埼玉県比企郡玉川村大字玉川字日野原828

番地 東光株式会社玉川工場内

(72) 発明者 坂倉 光男

埼玉県比企郡玉川村大字玉川字日野原828

番地 東光株式会社玉川工場内

(74) 代理人 100073737

弁理士 大田 優

最終頁に続く

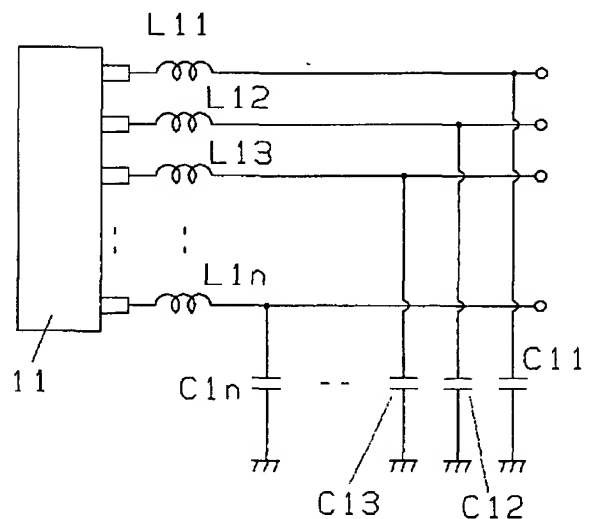
(54) 【発明の名称】 ノイズフィルタ

(57) 【要約】

【課題】 抵抗とコンデンサによって構成されているので、ノイズを除去するためにインピーダンスを高くすると信号が劣化し、信号が劣化しないようにインピーダンスを設定するとノイズが十分に除去できない。

【解決手段】 半導体素子の信号端と信号線路間にそれぞれ挿入されるインダクタと、このインダクタとアース間に接続されるコンデンサを備える。インダクタは、コバルト-バリウム-ストロンチウム系フェライトのコバルトの一部が銅で置換された磁性体と、この磁性体に形成された導体パターンとで形成される。

【効果】 信号を劣化させることなく、ノイズの除去能力を改善できる。



【特許請求の範囲】

【請求項1】 半導体素子の信号端と信号線路間にそれぞれ挿入されるインダクタ、該インダクタとアース間に接続されるコンデンサを備え、該インダクタが、コバルト-バリウム-ストロンチウム系フェライトのコバルトの一部が銅で置換された磁性体と該磁性体に形成された導体パターンとで形成されたことを特徴とするノイズフィルタ。

【請求項2】 半導体素子の信号端と信号線路間にそれぞれ挿入されるインダクタ、該インダクタとアース間に接続されるコンデンサを備え、該インダクタが、コバルト-バリウム-ストロンチウム系フェライトのコバルトの一部が銅で置換され、バリウム-ストロンチウムの一部が鉛で置換された磁性体と該磁性体に形成された導体パターンとで形成されたことを特徴とするノイズフィルタ。

【請求項3】 前記コンデンサが絶縁体層と導体層を交互に積層して形成され、前記インダクタと該コンデンサとを積層することによりインダクタとコンデンサが一体に形成された請求項1又は2に記載のノイズフィルタ。

【請求項4】 前記半導体素子の信号端と信号線路間に挿入される複数のインダクタが一体に形成された請求項1又は2に記載のノイズフィルタ。

【請求項5】 前記半導体素子の信号端と信号線路間に挿入される複数のインダクタ及び、それぞれのインダクタとアース間に接続された複数のコンデンサが一体に形成された請求項1又は2に記載のノイズフィルタ。

【請求項6】 半導体素子の信号端と信号線路間に挿入される複数のインダクタ、それぞれのインダクタとアース間に接続される複数のコンデンサを備え、該複数のインダクタが、コバルト-バリウム-ストロンチウム系フェライトのコバルトの一部が銅で置換された磁性体と該磁性体に形成された導体パターンとで一体に形成され、該複数のコンデンサが絶縁体層と導体層を交互に積層して形成され、該インダクタと該コンデンサとを積層することにより複数のインダクタと複数のコンデンサが一体に形成され、該磁性体又は該絶縁体のいずれかに半導体ベアチップを収納するための凹み部が形成されたことを特徴とするノイズフィルタ。

【請求項7】 半導体素子の信号端と信号線路間に挿入される複数のインダクタ、それぞれのインダクタとアース間に接続される複数のコンデンサを備え、該複数のインダクタが、コバルト-バリウム-ストロンチウム系フェライトのコバルトの一部が銅で置換され、バリウム-ストロンチウムの一部が鉛で置換された磁性体と該磁性体に形成された導体パターンとで一体に形成され、該複数のコンデンサが絶縁体層と導体層を交互に積層して形成され、該インダクタと該コンデンサとを積層することにより複数のインダクタと複数のコンデンサが一体に形成され、該磁性体又は該絶縁体のいずれかに半導体ベア

チップを収納するための凹み部が形成されたことを特徴とするノイズフィルタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、CPU等の半導体素子の、100MHz以上の高速信号が伝送される信号端と信号線路間に挿入されるノイズフィルタに関するものである。

【0002】

【従来の技術】近年、CPU等の半導体素子では、その信号端において100MHz以上の高速信号が伝送されるものがある。このような半導体素子が用いられたコンピュータ等の電子機器においては、ノイズによって従来のものよりも誤動作しやすくなっている。これは半導体素子の信号端において伝送される信号が100MHz以上と従来のものよりも高速なため、伝送信号にノイズが混入した場合の影響が大きくなることが原因となっている。そのため、これらの電子機器においては、半導体素子の信号端と信号線路間にノイズフィルタを挿入する必要があるとなっている。

【0003】従来のノイズフィルタは、図7に示す様に半導体素子71の信号端と信号線路間にそれぞれ抵抗R1、R2、R3、・・・、Rnを挿入し、抵抗の信号線路側がそれぞれコンデンサC71、C72、C73、・・・、C7nを介してアースされて形成されている。

【0004】

【発明が解決しようとする課題】この様なノイズフィルタは、抵抗とコンデンサによって構成されているので、そのインピーダンスは周波数に関係なく一定となっている。従って、従来のノイズフィルタは、ノイズを除去するためにインピーダンスを高くすると信号が劣化し、信号が劣化しないようにインピーダンスを設定するとノイズが十分に除去できないという問題があった。このような問題を解決するためにインダクタとコンデンサでノイズフィルタを構成しようとする、インダクタ成分により信号に位相ずれが発生する。この様なノイズフィルタを前述のような高速信号が伝送される半導体素子の信号端と信号線路間に挿入しようとした場合、伝送される信号が100MHz以上と高速なためにこの位相ずれにより伝送される信号が著しく劣化するという問題があった。従って、この様な半導体素子の信号端と信号線路間に、インダクタとコンデンサで構成したノイズフィルタを挿入することはできなかった。

【0005】本発明は、信号を劣化させることなく、ノイズの除去能力を改善できるノイズフィルタを提供することを目的とする。

【0006】

【課題を解決するための手段】本発明は、半導体素子の信号端と信号線路間にそれぞれ挿入されるインダクタ、インダクタとアース間に接続されるコンデンサを備え、

インダクタがフェロックスプレーナ系の材料を用いた磁性体とこの磁性体に形成された導体パターンとで形成することにより上述の課題を解決するものである。すなわち、半導体素子の信号端と信号線路間にそれぞれ挿入されるインダクタ、インダクタとアース間に接続されるコンデンサを備え、インダクタが、コバルト-バリウム-ストロンチウム系フェライトのコバルトの一部が銅で置換された磁性体と磁性体に形成された導体パターンとで形成されたことを特徴とする。

【0007】また、本発明のノイズフィルタは、半導体素子の信号端と信号線路間にそれぞれ挿入されるインダクタ、インダクタとアース間に接続されるコンデンサを備え、インダクタが、コバルト-バリウム-ストロンチウム系フェライトのコバルトの一部が銅で置換され、バリウム-ストロンチウムの一部が鉛で置換された磁性体と該磁性体に形成された導体パターンとで形成されたことを特徴とする。

【0008】さらに、本発明のノイズフィルタは、このインダクタと、絶縁体層と導体層を交互に積層して形成されたコンデンサとを積層することによりインダクタとコンデンサを一体に形成する。またさらに、本発明のノイズフィルタは、半導体素子の信号端と信号線路間に挿入される複数のインダクタが一体に形成されたり、半導体素子の信号端と信号線路間に挿入される複数のインダクタ及び、それぞれのインダクタとアース間に接続された複数のコンデンサが一体に形成されたりする。

【0009】また、本発明のノイズフィルタは、半導体素子の信号端と信号線路間に挿入される複数のインダクタ、それぞれのインダクタとアース間に接続される複数のコンデンサを備え、複数のインダクタが、コバルト-バリウム-ストロンチウム系フェライトのコバルトの一部が銅で置換された磁性体とこの磁性体に形成された導体パターンとで一体に形成され、複数のコンデンサが絶縁体層と導体層を交互に積層して形成され、インダクタとコンデンサとを積層することにより複数のインダクタと複数のコンデンサが一体に形成され、磁性体又は絶縁体のいずれかに半導体ベアチップを収納するための凹み部が形成される。さらに、本発明のノイズフィルタは、半導体素子の信号端と信号線路間に挿入される複数のインダクタ、それぞれのインダクタとアース間に接続される複数のコンデンサを備え、複数のインダクタが、コバルト-バリウム-ストロンチウム系フェライトのコバルトの一部が銅で置換され、バリウム-ストロンチウムの一部が鉛で置換された磁性体とこの磁性体に形成された導体パターンとで一体に形成され、複数のコンデンサが絶縁体層と導体層を交互に積層して形成され、インダクタとコンデンサとを積層することにより複数のインダクタと複数のコンデンサが一体に形成され、磁性体又は絶縁体のいずれかに半導体ベアチップを収納するための凹み部が形成される。

【0010】

【発明の実施の形態】本発明のノイズフィルタは、半導体素子の信号端と信号線路間にそれぞれ挿入されるインダクタ、インダクタとアース間に接続されるコンデンサを備える。インダクタは、コバルト-バリウム-ストロンチウム系フェライトのコバルトの一部が銅で置換された磁性体又は、コバルト-バリウム-ストロンチウム系フェライトのコバルトの一部が銅で置換され、バリウム-ストロンチウムの一部が鉛で置換された磁性体を用い、この磁性体に形成された導体パターンで形成される。このインダクタは、さらに、絶縁体層と導体層を交互に積層して形成したコンデンサと積層されて一体化される。また、本発明のノイズフィルタは、半導体素子の信号端と信号線路間に挿入される複数のインダクタ、それぞれのインダクタとアース間に接続される複数のコンデンサを備える。複数のインダクタは、コバルト-バリウム-ストロンチウム系フェライトのコバルトの一部が銅で置換された磁性体又は、コバルト-バリウム-ストロンチウム系フェライトのコバルトの一部が銅で置換され、バリウム-ストロンチウムの一部が鉛で置換された磁性体を用い、この磁性体に形成された導体パターンで一体に形成される。この複数のインダクタは、さらに、絶縁体層と導体層を交互に積層して形成された複数のコンデンサと積層されて一体化される。さらに、複数のインダクタと複数のコンデンサを一体に形成したものの、磁性体又は絶縁体のいずれかに半導体ベアチップを収納するための凹み部が形成される。

【0011】

【実施例】以下、本発明のノイズフィルタの実施例を図1乃至図6を参照して説明する。図1は本発明のノイズフィルタの第1の実施例の回路図であり、11は半導体素子を示している。半導体素子11の信号端と信号線路間には、それぞれインダクタL11、L12、L13、・・・、L1nが挿入される。インダクタL11、L12、L13、・・・、L1nの信号線路側は、それぞれコンデンサを介してアースされる。すなわち、インダクタL11の信号線路側はコンデンサC11を、インダクタL12の信号線路側はコンデンサC12を、インダクタL13の信号線路側はコンデンサC13を、インダクタL1nの信号線路側がコンデンサC1nをそれぞれ介してアースされる。インダクタL11、L12、L13、・・・、L1nは、それぞれ磁性体とこの磁性体に形成された導体パターンによって形成される。この磁性体は、例えば、以下の組成のフェライト磁性材料が用いられる。 $2(Co_{0.6}Cu_{0.4})O \cdot 3(Ba_{0.75}Sr_{0.15}Pb_{0.1})O \cdot 9.8Fe_2O_3$ このインダクタL11、L12、L13、・・・、L1nは、電子機器のプリント基板上にそれぞれ実装され、プリント基板の配線パターンを介して所定のコンデンサと接続されてノイズフィルタが形成される。この様に形成されたノイズフィルタ

は、伝送される信号の周波数帯域の100MHz～200MHzのインピーダンスを低く、かつ、数百MHzからインピーダンスが急峻に立ち上がって、ノイズが存在するGHz帯においてインピーダンスを最大にすることができる。また、インダクタを構成する磁性体の材料として前述の様な材料を用いたので、信号の位相ずれを小さくすることができる。

【0012】図2は本発明のノイズフィルタの第2の実施例の回路図であり、21は半導体素子を示している。このノイズフィルタの回路構成は前述の実施例のものと同じであるが、半導体素子21の信号端に接続されるインダクタL21、L22、L23、・・・、L2nが一体に形成される点が前述のものと異なっている。インダクタL21、L22、L23、・・・、L2nは、磁性体22に複数の導体パターンを形成して磁性体22に複数のインダクタを形成することにより一体化される。この磁性体22は、例えば、以下の組成のフェライト磁性材料が用いられる。 $2(Co_{0.6}Cu_{0.4})O \cdot 3(Ba_{0.75}Sr_{0.15}Pb_{0.1})O \cdot 9.8Fe_2O_3$ この様に一体化されたインダクタL21、L22、L23、・・・、L2nは、電子機器のプリント基板上に実装され、プリント基板の配線パターンを介して所定のコンデンサと接続されてノイズフィルタが形成される。

【0013】図3は本発明のノイズフィルタの第3の実施例の回路図であり、31は半導体素子を示している。本実施例のノイズフィルタは、半導体素子の信号端ごとにインダクタとコンデンサが一体化される。すなわち、インダクタL31とコンデンサC31が、インダクタL32とコンデンサC32が、インダクタL33とコンデンサC33が、・・・、インダクタL3nとコンデンサC3nがそれぞれ一体化される。インダクタは、例えば、以下の組成のフェライト磁性材料が用いられた磁性体に導体パターンを形成することにより形成される。 $2(Co_{0.6}Cu_{0.4})O \cdot 3(Ba_{0.75}Sr_{0.15}Pb_{0.1})O \cdot 9.8Fe_2O_3$ コンデンサは、絶縁体層と導体層を交互に積層して形成される。このインダクタが形成された磁性体とコンデンサが形成された絶縁体は積層されて一体化される。そして、インダクタの信号線路側にコンデンサが接続される。この様に一体化されたインダクタとコンデンサは、電子機器のプリント基板上にそれぞれ実装され、プリント基板の配線パターンを介して半導体素子の所定の信号端と信号線路間に接続される。

【0014】図4は本発明のノイズフィルタの第4の実施例の回路図であり、41は半導体素子を示している。本実施例のノイズフィルタは、半導体素子の信号端と信号線路間に挿入されるインダクタL41、L42、L43、・・・、L4n及び、それぞれのインダクタに接続されるコンデンサC41、C42、C43、・・・、C4nが一体化される。インダクタL41、L42、L43、・・・、L4nは、磁性体に複数の導体パターンを

形成して磁性体に複数のインダクタを形成することにより一体化される。この磁性体は、例えば、以下の組成のフェライト磁性材料が用いられる。 $2(Co_{0.6}Cu_{0.4})O \cdot 3(Ba_{0.75}Sr_{0.15}Pb_{0.1})O \cdot 9.8Fe_2O_3$ また、コンデンサC41、C42、C43、・・・、C4nは、絶縁体層と導体層を交互に積層して形成される。このインダクタL41、L42、L43、・・・、L4nが形成された磁性体とコンデンサC41、C42、C43、・・・、C4nが形成された絶縁体は積層されて一体化される。そして、インダクタL41とコンデンサC41が、インダクタL42とコンデンサC42が、インダクタL43とコンデンサC43が、・・・、インダクタL4nとコンデンサC4nがそれぞれ接続される。この様に形成されたノイズフィルタは、電子機器のプリント基板上に実装され、プリント基板の配線パターンを介して半導体素子の信号端と信号線路間に接続される。

【0015】図5は本発明のノイズフィルタの第5の実施例の回路図である。本実施例のノイズフィルタは、インダクタL51、L52、L53、・・・、L5nと、それぞれのインダクタに接続されるコンデンサC51、C52、C53、・・・、C5n及び、インダクタL51、L52、L53、・・・、L5nが接続される半導体素子51が一体に形成される。半導体素子51としては、ディスクリット部品としてパッケージされる前のベアチップが用いられる。インダクタL51、L52、L53、・・・、L5nは、磁性体に複数の導体パターンを形成して磁性体に複数のインダクタを形成することにより一体化される。この磁性体は、例えば、以下の組成のフェライト磁性材料が用いられる。 $2(Co_{0.6}Cu_{0.4})O \cdot 3(Ba_{0.75}Sr_{0.15}Pb_{0.1})O \cdot 9.8Fe_2O_3$ また、コンデンサC51、C52、C53、・・・、C5nは、絶縁体層と導体層を交互に積層して形成される。このインダクタL51、L52、L53、・・・、L5nが一体に形成された磁性体62と、コンデンサC51、C52、C53、・・・、C5nが一体に形成された絶縁体63は、図6に示す様に積層されて一体化される。そして、インダクタL51とコンデンサC51が、インダクタL52とコンデンサC52が、インダクタL53とコンデンサC53が、・・・、インダクタL5nとコンデンサC5nが接続される。絶縁体63には、半導体ベアチップ61を収納するための凹み部64が形成される。この凹み部64に半導体ベアチップ61が収納、固定され、半導体ベアチップ61の所定の信号端と所定のインダクタが接続される。なお、半導体ベアチップ61を収納するための凹み部64は、磁性体に形成されてもよい。この様に形成されたノイズフィルタは、回路を構成する複数のインダクタと複数のコンデンサが一体化された積層体に、このノイズフィルタが接続される半導体素子を内蔵しているので、電子機器のプリ

ント基板の配線パターンを介して半導体素子に接続する必要がない。従って、半導体素子とノイズフィルタを接続する伝送線路の長さをノイズの $1/4$ 波長よりも十分に短く出来るので、この伝送線路から混入するノイズを低減することができる。

【0016】

【発明の効果】以上述べた様に本発明のノイズフィルタは、半導体素子の信号端と信号線路間にそれぞれ挿入されるインダクタ、インダクタとアース間に接続されるコンデンサを備え、インダクタが、コバルト-バリウム-ストロンチウム系フェライトのコバルトの一部が銅で置換された磁性体と磁性体に形成された導体パターンとで形成されるので、伝送される信号の周波数帯域の $100\text{MHz} \sim 200\text{MHz}$ のインピーダンスを低く、かつ、数百 MHz からインピーダンスが急峻に立ち上がって、ノイズが存在する GHz 帯においてインピーダンスを最大にすることができる。従って、本発明のノイズフィルタは、信号を劣化させることなく、ノイズの除去能力を改善できる。また、本発明のノイズフィルタは、半導体素子の信号端と信号線路間に挿入される複数のインダクタ、それぞれのインダクタとアース間に接続される複数のコンデンサを備え、複数のインダクタが、コバルト-バリウム-ストロンチウム系フェライトのコバルトの一部が銅で置換された磁性体と磁性体に形成された導体パターンとで一体に形成され、複数のコンデンサが絶縁体層と導体層を交互に積層して形成され、インダクタとコンデンサとを積層することにより複数のインダクタと複数のコンデンサが一体に形成され、磁性体又は絶縁体の

いずれかに形成された凹み部に半導体ベアチップを収納するので、半導体素子とノイズフィルタを接続する伝送線路の長さをノイズの $1/4$ 波長よりも十分に短くして、この伝送線路から混入するノイズを低減できる。従って、信号を劣化させることなく、ノイズの除去能力をさらに改善できる。また、半導体ベアチップを内蔵することができるので、半導体素子をディスクリート部品としてパッケージするための部品の数を減らせると共に、電子機器における占有面積を低減できる。

【図面の簡単な説明】

【図1】 本発明のノイズフィルタの第1の実施例の回路図である。

【図2】 本発明のノイズフィルタの第2の実施例の回路図である。

【図3】 本発明のノイズフィルタの第3の実施例の回路図である。

【図4】 本発明のノイズフィルタの第4の実施例の回路図である。

【図5】 本発明のノイズフィルタの第5の実施例の回路図である。

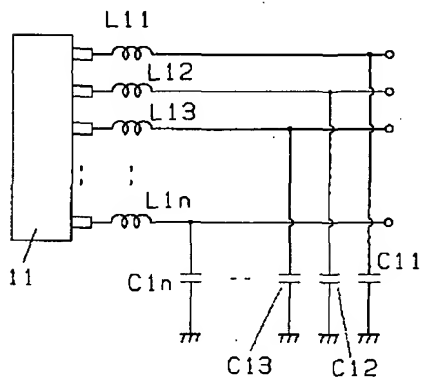
【図6】 本発明のノイズフィルタの第5の実施例の部分断面図である。

【図7】 従来のノイズフィルタの回路図である。

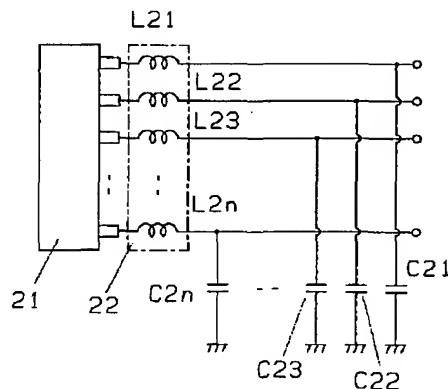
【符号の説明】

11 半導体素子
L11、L12、L13、L1n インダクタ
C11、C12、C13、C1n コンデンサ

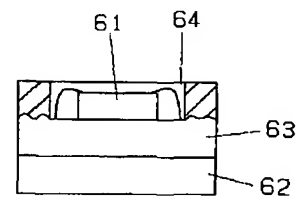
【図1】



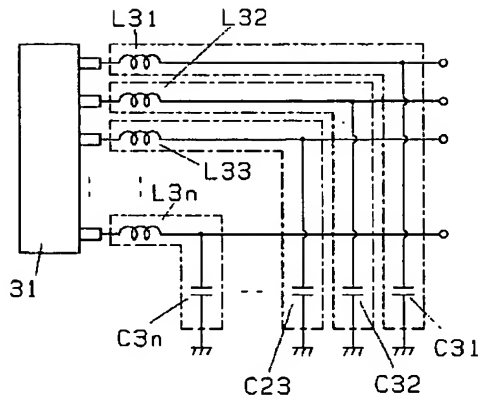
【図2】



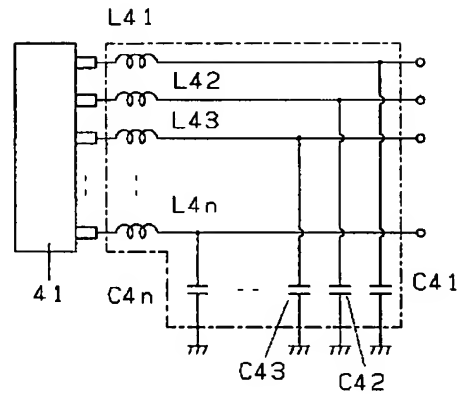
【図6】



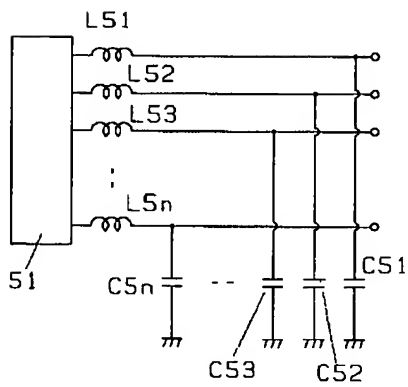
【図3】



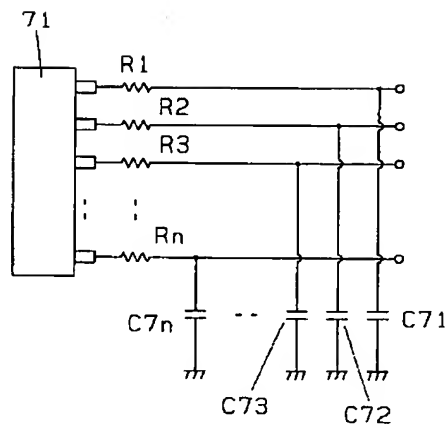
【図4】



【図5】



【図7】



フロントページの続き

(51)Int.Cl.⁷
H03H 7/075

識別記号

F I
H01L 27/04

テーム(参考)
C

F ターム(参考) 5E041 AB12 AB19
5E070 AA05 AB03 BB01 CC01 DA01
5F038 AC05 AC07 AC15 AC19 AZ04
BH03 BH19 DF01
5J024 AA01 BA04 DA29 EA01 EA08